

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-166785

(43)Date of publication of application : 18.07.1991

(51)Int.Cl.

H01S 3/18

(21)Application number : 01-307339

(71)Applicant : FURUKAWA ELECTRIC CO LTD:THE

(22)Date of filing : 27.11.1989

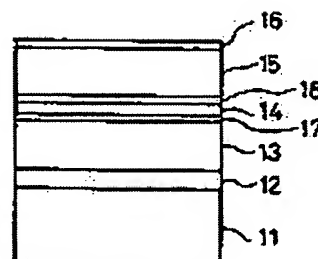
(72)Inventor : IJICHI TETSURO
OKAMOTO HIROSHI

(54) SEMICONDUCTOR LASER ELEMENT

(57)Abstract:

PURPOSE: To make it possible to obtain a long life distortion quantum well semiconductor laser element by placing a specific stress relaxation layer between an active layer and upper and lower clad layers which adjoin said active layer.

CONSTITUTION: An $\text{In}_x\text{Ga}_{1-x}\text{As}$ layer is adopted as a quantum well layer. An active layer 14 which adopts GaAs as a buffer layer and clad layers 13 and 15 which are to be laid out in the upper and lower parts of this active layer 14 are formed on a GaAs substrate 11 by epitaxial growth. Stress relaxation layers 17 and 18 which comprise $\text{In}_{1-Z}\text{Ga}_Z\text{P}$ ($Z > 0.51$) are placed between the upper and lower clad layers 13 and 15 which adjoin the active layer 14 and the active layer 14 in the case of conductor laser elements. This construction substantially eliminates stress on the interface between the substrate 11 and the epitaxial growth layer and is capable of inhibiting the generation of transition on the interface. It is, therefore, possible to obtain a distortion quantum well semiconductor element having longer lifetime.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

decision of rejection]

[Date of extinction of right]

⑫ 公開特許公報(A) 平3-166785

⑤ Int. Cl.⁵
H 01 S 3/18識別記号 庁内整理番号
6940-5F

④ 公開 平成3年(1991)7月18日

審査請求 未請求 請求項の数 1 (全4頁)

⑥ 発明の名称 半導体レーザ素子

② 特 願 平1-307339

② 出 願 平1(1989)11月27日

⑦ 発 明 者 伊 地 知 哲 朗 東京都千代田区丸の内2丁目6番1号 古河電気工業株式会社内

⑦ 発 明 者 岡 本 紘 東京都千代田区丸の内2丁目6番1号 古河電気工業株式会社内

⑦ 出 願 人 古河電気工業株式会社 東京都千代田区丸の内2丁目6番1号

明 細 書

1. 発明の名称 半導体レーザ素子

2. 特許請求の範囲

$\text{In}_x\text{Ga}_{1-x}\text{As}$ を量子井戸層とし、 GaAs を障壁層とする歪量子井戸構造の活性層と、この活性層の上下に配置されるクラッド層が、 GaAs 基板上にエピタキシャル成長によって形成された半導体レーザ素子において、活性層に隣接する上下のクラッド層と活性層との間に $\text{In}_{1-x}\text{Ga}_x\text{P}$ (ただし、 $x > 0.51$)よりなる応力緩和層を介在させたことを特徴とする半導体レーザ素子。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、歪量子井戸半導体レーザ素子の改良に関するものである。

〔従来の技術〕

$\text{In}_x\text{Ga}_{1-x}\text{As}$ ($x = 0.1 \sim 0.5$) 歪量子井戸層及び GaAs 障壁層からなる歪量子井戸構造の活性層を GaAs 基板上に形成した歪量子井戸半導体レーザ素子は、従来の $\text{GaAs}/\text{AlGaAs}$

As および $\text{GaInAsP}/\text{InP}$ 等の格子整合系レーザではちょうど谷間となっていた波長 $0.9 \sim 1.1\mu\text{m}$ の光源として期待されている。

ところで、半導体レーザ素子は、活性層にキャリアおよび光を閉じ込めるために、発振波長の光に対して透明で、活性層(または活性層近傍の光閉じ込め層)よりも屈折率が小さく、またエネルギー・ギャップが大きい半導体をクラッドとして用いる必要がある。

従来 $\text{In}_x\text{Ga}_{1-x}\text{As}$ 歪量子井戸半導体レーザ素子では、 $y > 0.3$ の $\text{Al}_y\text{Ga}_{1-y}\text{As}$ がクラッドとして用いられている。

従来例を第3図を用いて説明する。1は約 $350\mu\text{m}$ 厚のn型 GaAs 基板であり、この上にMBEあるいはMOCVD等のエピタキシャル成長により2以下の層を積層する。2は $0.5\mu\text{m}$ 厚のn型 GaAs バッファ層であり、3は、 $1.5\mu\text{m}$ 厚のn型 $\text{Al}_{0.3}\text{Ga}_{0.7}\text{As}$ クラッド層である。

4は、 $\text{In}_{0.3}\text{Ga}_{0.7}\text{As}$ 歪量子井戸、 GaAs 障壁層等からなる活性層および光閉じ込め層

である。

5は、1.5 μ m厚のp型Al_{0.3}Ga_{0.7}Asクラッド層であり、6は0.2 μ m厚のp型コンタクト層である。

4の詳細は、第4図を用いて説明する。7は、上下それぞれ1500Å厚のGaAs光閉じ込め層であり、8は各々100Å厚のGaAs障壁層であり、9は各々40Å厚のIn_{0.35}Ga_{0.65}As歪量子井戸層である。

以上のGaAs基板上に一樣に形成したダブルヘテロ構造に、電流狭窄層形成、電極形成、素子分離等の微細加工を施してレーザ・チップを得る。

なお、以上は、従来例の一例であり混晶の組成比、量子井戸の層数、各層の膜厚等はさまざまである。また、光閉じ込め層としては、Alの組成比をパラボリックに変化させたAlGaAsを用いたGRIN-SCH構造も良く用いられる。

〔発明が解決しようとする課題〕

従来のIn_xGa_{1-x}As/GaAs量子井戸構造を活性層とするレーザ・ダイオード用ダブルヘ

テロ構造は、常にGaAs基板よりも格子定数の大きな半導体層を積層して成るものである。すなわち、GaAs基板の格子定数は5.65Åである。これに、対して、Al_yGa_{1-y}Asは、0.14y%大きな格子定数を持つ。また、In_xGa_{1-x}Asは、7.3x%大きな格子定数を持つ。例えば、In_xGa_{1-x}As、Al_yGa_{1-y}Asの組成をそれぞれ、x=0.35、y=0.3とするとGaAsとの格子不整合率はそれぞれ+2.56%、+0.04%となる。

Al_yGa_{1-y}AsのGaAsとの格子不整合率は、小さな値ではあるが、この層の膜厚は、3 μ m(約1万原子層)と厚いために、120Å(約40原子層)と薄いながらも格子不整合の大きいIn_xGa_{1-x}As層と併せて基板の格子から圧縮応力を受け、この圧縮応力により、高注入、高励起のレーザ動作時に、歪量子井戸活性層に転移やすべりが発生し、DL D (dark line defect)が生じ易くなり、レーザ発振の寿命が低下するという問題があった。

〔課題を解決するための手段と作用〕

本発明は上記問題点を解決した半導体レーザ素子を提供するもので、In_xGa_{1-x}Asを量子井戸層とし、GaAsを障壁層とする歪量子井戸構造の活性層と、この活性層の上下に配置されるクラッド層とが、GaAs基板上にエピタキシャル成長によって形成された半導体レーザ素子において、活性層に隣接する上下のクラッド層と活性層との間にIn_{1-x}Ga_xP(ただし、Z>0.51)からなる応力緩和層を介在させることを特徴とするものである。

In_{1-x}Ga_xPの格子定数は、ベガード則によれば、1式で与えられ、Z=0.51でGaAsに格子整合し、Z>0.51のときにGaAsよりも小さな格子定数を持つ。

$$a = 5.869 - 0.42 \times Z \cdots \cdots 1)$$

そこで本発明は、GaAs基板上に形成する歪量子井戸半導体レーザ素子において、GaAsよりも格子定数が小さくなるようにZの値を選んだIn_{1-x}Ga_xPを応力緩和層として歪量子井戸

活性層の近傍に設けている。

In_{1-x}Ga_xP応力緩和層は、2式で与えられるエピタキシャル層の平均格子定数がGaAs基板の格子定数と等しくなるように設計されていることが望ましい。

$$a = \sum a_i t_i / \sum t_i \cdots \cdots 2)$$

注) a_i、t_iはそれぞれ各エピタキシャル成長層の格子定数および層厚。

このように設計されたエピタキシャル成長層は基板に格子整合しているので、基板とエピタキシャル成長層の界面での応力はほぼなくなり、界面での転移発生を抑えることができ、従って、寿命の長い歪量子井戸半導体レーザ素子を得ることができる。

〔実施例〕

以下、図面に示した実施例に基づいて本発明を詳細に説明する。

第1図は本発明にかかる半導体レーザ素子の一実施例の断面図であり、350 μ m厚のn型GaAs基板11上に、MBEあるいはMOCVDなどのエ

ビタキシャル成長により、 $0.5\mu\text{m}$ 厚のn型GaAsバッファ層12、 $1.5\mu\text{m}$ 厚のn型In_{0.47}Ga_{0.53}Pクラッド層13、 $0.12\mu\text{m}$ 厚のIn_{0.47}Ga_{0.53}P応力緩和層17、活性層および光閉じ込め層14、 $0.12\mu\text{m}$ 厚のIn_{0.47}Ga_{0.53}P応力緩和層18、 $1.5\mu\text{m}$ 厚のIn_{0.47}Ga_{0.53}Pクラッド層15および $0.2\mu\text{m}$ 厚のp型コンタクト層16を順次積層させる。ここで、活性層および光閉じ込め層14は、第4図に示すように、上下それぞれ1500Å厚のGaAs光閉じ込め層7、それぞれ100Å厚のGaAs障壁層8およびそれぞれ40Å厚のIn_{0.53}Ga_{0.47}As歪量子井戸層9より構成されている。

また、40Å厚のIn_{0.53}Ga_{0.47}As歪量子井戸層9（格子不整合率： $+2.56\%$ ）と、1200Å厚のIn_{0.47}Ga_{0.53}P応力緩和層17、18（格子不整合率： -0.13% ）の平均格子定数はGaAs基板にほぼ等しくなり、基板に対するエピタキシャル成長層の平均格子不整合率を $\Delta a/a$ とすれば、下記のように非常に小さい値となる。

$$\Delta a/a = 1.2 \times 10^{-4}$$

次に他の実施例として、この全面電極型レーザ素子を加工して、第1図に示す断面形状から第2図に示すようなリッジウェイブガイド型歪量子井戸半導体レーザ素子を製作した。21、23は合金電極、22はSiO₂絶縁膜、24は電流の流れである。同様に比較例として、前記比較例の素子を加工してリッジウェイブガイド型歪量子井戸半導体レーザ素子を製作した。これらの素子についてしきい値電流密度と寿命を測定した結果を第2表に示す。

第2表

	しきい値電流 (mA)	寿命
本実施例	12	2000hr以上
比較例	13	500hr

※ 寿命は50mWのAPCで駆動電流の10%上昇(30℃)で決定

以上の結果から、本発明により歪量子井戸半導体レーザ素子のしきい値電流密度と寿命が著しく改善されている。

なお、本実施例では、クラッド層としてIn_{0.47}Ga_{0.53}Pを用いたが、 $y > 0.3$ のAl_yGa_{1-y}Asを用いてもよい。

なお、比較例として、第3図に示すように、 $350\mu\text{m}$ 厚のn型GaAs基板1上に、 $0.5\mu\text{m}$ 厚のn型GaAsバッファ層2、 $1.5\mu\text{m}$ 厚のn型Al_{0.3}Ga_{0.7}Asクラッド層3、活性層および光閉じ込め層4、 $1.5\mu\text{m}$ 厚のp型Al_{0.3}Ga_{0.7}Asクラッド層5、および $0.2\mu\text{m}$ 厚のp型GaAsコンタクト層6を順次積層させた試料を製作した。ここで、活性層および光閉じ込め層4は、第4図に示すように、1500Å厚のGaAs光閉じ込め層7、1000Å厚のGaAs障壁層8および40Å厚のIn_{0.53}Ga_{0.47}As歪量子井戸層9より構成されている。

ダブルヘテロ構造をキャビティー長 $300\mu\text{m}$ の全面電極型レーザ素子に加工し、室温パルス発振させ、発振しきい値電流密度を測定した結果を第1表に示す。

第1表

	しきい値電流密度 (A/cm ²)
本実施例	280 ± 20
比較例	280 ± 20

また、エピタキシャル層の平均格子定数は、GaAs基板と等しいことが望ましいが、

$|\Delta a/a| < 2 \times 10^{-4}$ 程度の不整合率は許容範囲である。

さらに、各層の層厚、組成、歪量子井戸の層数は実施例に限らず、光閉じ込め層にGRIN構造を用いてもよい。

(発明の効果)

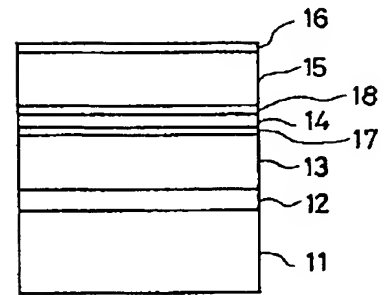
以上説明したように本発明によれば、活性層に隣接して応力緩和層としてIn_{0.53}Ga_{0.47}P（ただし、 $Z > 0.51$ ）を介在させることにより、長寿命の歪量子井戸半導体レーザ素子が得られるという優れた効果がある。

4. 図面の簡単な説明

第1図は本発明にかかる半導体レーザ素子の一例の実施例の断面説明図、第2図は他の実施例の断面説明図、第3図は従来例の断面説明図、第4図は第3図の部分拡大図である。

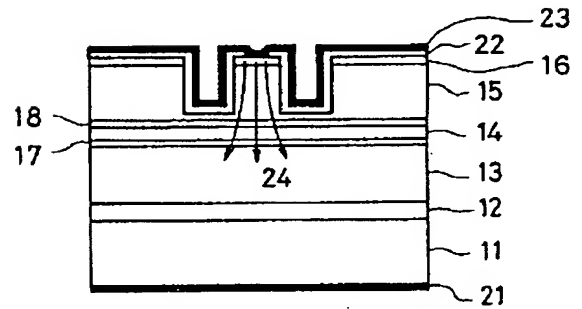
1, 11…GaAs基板、2, 12…バッファ層、3, 5, 13, 15…クラッド層、4, 14…活性層

および光閉じ込め層、 6, 16…コンタクト層、
7…光閉じ込め層、 8…障壁層、 9…歪量子
井戸層、 17, 18…応力緩和層、 21, 23…合金
電極、 22…SiO₂絶縁膜、 24…電流の流れ。

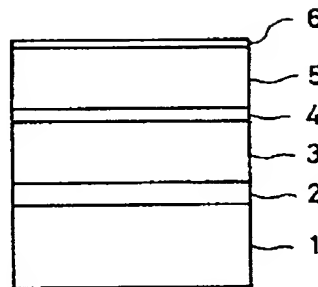


第 1 図

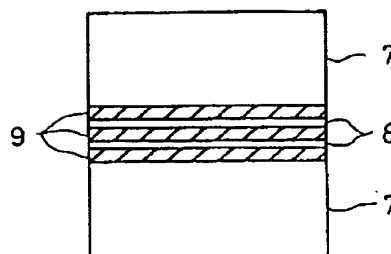
特許出願人
古河電気工業株式会社



第 2 図



第 3 図



第 4 図